

# COOPERATION

4-Channel, Low Noise, Low Power,  
24-Bit Sigma-Delta ADC with PGA and Reference

## CS5524

### 功能特性

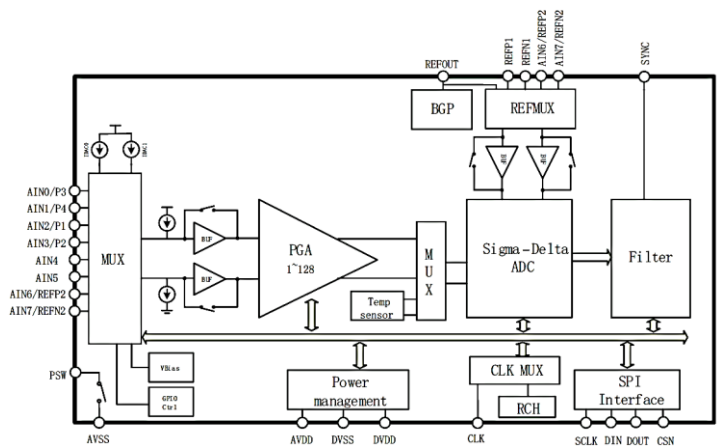
- 工作電壓範圍：2.8~5.5V
- 工作電流：
  - 性能工作模式：560uA
  - 正常工作模式：360uA
  - 低功耗工作模式：260uA
  - 睡眠模式：1uA
- 內置低雜訊放大器：1~128 倍可靈活配置
- 8 通道信號輸入：可作為 8 組單端信號輸入，或 4 組差分信號輸入
- 集成兩路精確電流源和一路電壓偏置電路：可配置到 8 個輸入信號通道
- 集成 5ppm/°C、2.5V 高精度電壓參考源，批量精度 0.1%，負載變化率小於 60uV/mA
- 24 位高精度低零漂 Sigma-Delta ADC
  - 支持 11 種降取樣速率，3.125Hz~6400Hz
  - 支援 50、60Hz 同步抑制
  - 支持 DC 偏差自校正
- 線性度 0.0005%FS
- 雜訊水準：11nV/√Hz @ 128 倍 PGA
- 零漂：小於 1uV @ 64/128 倍 PGA
- 集成 2.4576MHz 內部高頻 RC 時鐘，批量頻率偏差小於 1%，-40~85°C 範圍內溫漂 1% 可由外部引腳輸入時鐘
- 內置低阻接地開關，持低電壓報警 (3V)
- 內置溫度感測器支

- SPI 介面：
  - 支援標準 4 線或 3 線 SPI 介面
  - 支援最高 10MHz 通信時鐘
  - 支持命令幀同位保護
- 工作溫度範圍：-40~+105°C
- 存儲溫度範圍：-40~+125°C
- 封裝樣式：SSOP24

### 應用場合

- 工業儀器
- 電子秤
- 液體/氣體化學分析
- 壓力量測
- 溫度量測
- 工業過程式控制採集

### 功能方塊圖



### 概述

CS5524 為一款 SPI 介面的 8 通道、24 位元高精度 ADC 晶片，內置 1~128 倍可程式設計的低雜訊儀錶放大器、高精度 Sigma-Delta ADC，同時內部集成兩路精確電流源、高性能溫度感測器、5ppm/°C 的高精度基準電壓源、偏置電壓輸出電路、精確內部 RC 時鐘源。

ADC 實際有效精度 (ENOB) 24BIT@1 倍 PGA，21.5BIT@64 倍 PGA，等效輸入雜訊低至 11nV/√Hz，零漂 1uV，零漂溫度係數低於 5nV/°C。輸出碼率可配置為 3.125Hz 至 6400Hz。

可用於各類高性能溫度感測器 (熱電偶、2~4 線 RTD 電阻等)、分析天平、工業程序控制、直流/交流電能測量、儀器儀錶等各類需要高精度和低零漂測量的應用場合。

## 1 電器規格特性

### 1.1 極限參數

當外部輸入或是環境參數超過下面條件時，很可能會對於晶片造成損壞或是縮短其使用壽命。下表只代表會造成損壞的範圍，不代表可以正常工作的範圍。

Table 1-1 極限參數表

Symbol	Ratings	Min	Max	Unit
AV+/DV+	電源電壓	-0.3	+6	V
Vsig	信號輸入信號	-0.3	+6	V
TS	存儲溫度	-50	+150	°C
TJ	工作溫度	-40	+125	°C

### 1.2 工作參數

Table 1-2 工作參數表

Symbol	Parameter	Min	Typ	Max	Unit
AV+/DV+	IO 口電壓	2.8	5	5.5	V
I <sub>ACTIVE Full</sub>	全功耗工作電流		560		uA
I <sub>ACTIVE</sub>	正常工作電流		360		uA
I <sub>ACTIVE Low power</sub>	低功耗工作電流		260		uA
I <sub>PD</sub>	休眠電流		0.6		uA
VPOR	上電重定電壓	1.9	2	2.1	
VLVD	掉電監測電壓	2.8	2.9	3	
TA	溫度範圍	-40	25	105	°C

### 1.3 ESD/LU 性能

Table 1-3 ESD/Latch-Up 性能指標

Symbol	Parameter	Min	Max	Unit
ESD(HBM)	HBM 模型的 ESD 放電電壓	-4000	4000	V
Latch-Up	Latch-Up 測試電流 (@85°C)	-200	200	mA

### 1.4 GPIO 參數

Table 1-4 GPIO 參數表

Symbol	Parameter	DV+	Min	Typ	Max	Unit
V <sub>IH</sub>	輸入信號高閾值	5V	4		5.5	V
V <sub>IL</sub>	輸入信號低閾值	5V	-0.3		1	V
V <sub>T+</sub>	施密特由低變高電壓的閾值	5V	2.72	2.92	3.17	V
V <sub>T-</sub>	施密特由高變低電壓的閾值	5V	1.85	2	2.17	V
I <sub>IH</sub>	輸入高電平的電流	5V			+1	uA
I <sub>IL</sub>	輸入低電平的電流	5V	-1			uA
V <sub>OL</sub>	輸出低電平 (@I <sub>OL</sub> 電流條件)	5V			0.4	V
V <sub>OH</sub>	輸出高電平 (@I <sub>OH</sub> 電流條件)	5V	4			V
I <sub>OL</sub>	輸出低電平電流@V <sub>OL</sub> (max)	5V	4.9	8.8	13.9	mA
I <sub>OH</sub>	輸出高電平電流@V <sub>OH</sub> (min)	5V	5.5	15.6	29.9	mA

## 1.5 ADC 性能指標

Table 1-5 ADC 性能指標表

AV+=5V DV+=5V VREF+=2.5V 條件條件下測試

Parameter	Min	Typ	Max	Unit
<b>精度</b>				
線性度(Linearity)		±0.0005	±0.001	%FS
有效位數 (ENOB)		21.9@PGA=1 21.2@PGA=64		BIT
無雜訊位數 (Noise Free Bits)		20.4@PGA=1 18.7@PGA=64		BIT
等效雜訊密度 (Noise Floor)		11		nV/√Hz
零漂 (Offset)		1	2	uV
零漂溫漂 (Offset drift)		5		nV/°C
增益誤差(Gain error)		0.1		%
增益溫漂 (Gain drift)		1		ppm/°C
<b>信號輸入</b>				
輸入信號共模範圍	AV-		AV+	V
輸入信號幅度	-REF/GAIN		+REF/GAIN	REF=REFP-REFN
差分輸入電流		1		nA
信號輸入阻抗		>1G		Ω
輸入共模抑制比 (CMRR)		140		dB
<b>基準電壓</b>				
VREF+-VREF-	1		AV+-AV-	V
差分輸入電流		1		nA
內置基準電壓	2.5-0.1%	2.5	2.5+0.1%	V
內置基準電壓溫度係數		5		ppm/°C
內置基準電流負載調整率		60		uV/mA
內置基準最大輸出電流	-10		10	mA
電源抑制比		90		dB
<b>激勵電流源 IDAC0/IDAC1</b>				
輸出電流大小		10/50/200/500/1000/1500		uA
初始絕對電流精度		1.2%		
兩路電流源間匹配度		0.2%		
<b>偏置電壓 VB</b>				
偏置電壓		(AVDD-AVSS)/2		
輸出驅動電流		5		mA
啟動時間		5us/Nf		
<b>時鐘</b>				
ADC 轉換速率 (Data Rate)	3.125		6400	Hz
引腳輸入時鐘頻率		2.4576		MHz
內部 RC 時鐘頻率	2.4576 -1.5%	2.4576	2.4576 +1.5%	MHz
RC 時鐘變化幅度		1%		-40~85 度範圍
<b>電源</b>				
AV+ 電源範圍	2.8	5	5.5	V
DV+ 電源範圍	2.8	5	5.5	V
正常工作模式 ADC 功耗 (開啟 Sig Buffer, Ref Buffer · 不開啟 2.5V REF · VBIAS 模組和 IDAC 模組)		200		uA · PGA=1
		300		uA · PGA=2~16
		360		uA · PGA=32 以上
VBIAS功耗		25		uA
2.5V REF功耗		80		uA
Sig Buffer 功耗		10		uA
Ref Buffer 功耗		15		uA
電源抑制比 (PSRR)		130		dB

## 1.5.1. 性能工作模式ADC 雜訊和有效位元

Table 1-6 等效輸入 RMS 雜訊 (nV)

AV+=5V DV+=5V VREF+=2.5V 三階濾波器條件下測得條件條件下測試

數據碼率 ( Hz )	雜訊(nV)@PGA(倍)							
	128	64	32	16	8	4	2	1
6.25	27	32	42	62	101	180	337	628
12.5	39	46	60	87	143	254	476	888
25	55	65	84	124	202	359	673	1256
50	78	91	119	175	286	508	952	1777
100	119	149	208	326	561	1032	1974	3769
200	169	211	294	460	794	1460	2792	5330
400	239	298	416	651	1122	2064	3949	7538
800	388	521	788	1321	2386	4518	8782	17055
1600	548	737	1114	1868	3375	6390	12420	24120
3200	856	1202	1895	3281	6052	11595	22681	44344
6400	1337	1955	3189	5659	10597	20474	40229	79017

Table 1-7 ENOB

AV+=5V DV+=5V VREF+=2.5V 三階濾波器條件下測得條件條件下測試

數據碼率 ( Hz )	雜訊(nV)@PGA(倍)							
	128	64	32	16	8	4	2	1
6.25	20.4	21.2	21.8	22.3	22.6	22.7	22.8	22.9
12.5	19.9	20.7	21.3	21.8	22.1	22.2	22.3	22.4
25	19.4	20.2	20.8	21.3	21.6	21.7	21.8	21.9
50	18.9	19.7	20.3	20.8	21.1	21.2	21.3	21.4
100	18.3	19	19.5	19.9	20.1	20.2	20.3	20.3
200	17.8	18.5	19	19.4	19.6	19.7	19.8	19.8
400	17.3	18	18.5	18.9	19.1	19.2	19.3	19.3
800	16.6	17.2	17.6	17.9	18	18.1	18.1	18.2
1600	16.1	16.7	17.1	17.4	17.5	17.6	17.6	17.7
3200	15.5	16	16.3	16.5	16.7	16.7	16.8	16.8
6400	14.8	15.3	15.6	15.8	15.8	15.9	15.9	15.9

Table 1-8 Noise Free Bits

AV+=5V DV+=5V VREF+=2.5V 三階濾波器條件下測得條件條件下測試

數據碼率 ( Hz )	雜訊(nV)@PGA(倍)							
	128	64	32	16	8	4	2	1
6.25	17.9	18.7	19.3	19.8	20.1	20.2	20.3	20.4
12.5	17.4	18.2	18.8	19.3	19.6	19.7	19.8	19.9
25	16.9	17.7	18.3	18.8	19.1	19.2	19.3	19.4
50	16.4	17.2	17.8	18.3	18.6	18.7	18.8	18.9
100	15.8	16.5	17	17.4	17.6	17.7	17.8	17.8
200	15.3	16	16.5	16.9	17.1	17.2	17.3	17.3
400	14.8	15.5	16	16.4	16.6	16.7	16.8	16.8
800	14.1	14.7	15.1	15.4	15.5	15.6	15.6	15.7
1600	13.6	14.2	14.6	14.9	15	15.1	15.1	15.2
3200	13	13.5	13.8	14	14.2	14.2	14.3	14.3
6400	12.3	12.8	13.1	13.3	13.3	13.4	13.4	13.4

## 1.5.2. 正常工作模式ADC 雜訊和有效位元

Table 1-9 等效輸入 RMS RMS 雜訊(nV)

AV+=5V DV+=5V VREF+=2.5V 三階濾波器條件下測得條件條件下測試

數據碼率 ( Hz )	雜訊(nV)@PGA(倍)							
	128	64	32	16	8	4	2	1
6.25	26	30	40	58	95	169	317	592
12.5	37	43	56	82	135	239	449	838
25	52	61	79	116	190	339	635	1184
50	73	86	112	165	269	479	898	1675
100	103	122	159	233	381	677	1269	2369
200	159	199	277	434	748	1376	2633	5025
400	225	281	392	614	1058	1946	3723	7106
800	319	397	554	868	1496	2753	5265	10050
1600	517	695	105	1761	3182	6025	11710	22741
3200	731	983	1485	249	4500	8520	16560	32160
6400	1141	1603	2526	4374	8070	15460	30242	59125

Table 1-10 ENOB

AV+=5V DV+=5V VREF+=2.5V 三階濾波器條件下測得條件條件下測試

數據碼率 ( Hz )	雜訊(nV)@PGA(倍)							
	128	64	32	16	8	4	2	1
6.25	20.5	21.3	21.9	22.4	22.6	22.8	22.9	23
12.5	20	20.8	21.4	21.9	22.1	22.3	22.4	22.5
25	19.5	20.3	20.9	21.4	21.6	21.8	21.9	22
50	19	19.8	20.4	20.9	21.1	21.3	21.4	21.5
100	18.5	19.3	19.9	20.4	20.6	20.8	20.9	21
200	17.9	18.6	19.1	19.5	19.7	19.8	19.9	19.9
400	17.4	18.1	18.6	19	19.2	19.3	19.4	19.4
800	16.9	17.6	18.1	18.5	18.7	18.8	18.9	18.9
1600	16.2	16.8	17.2	17.4	17.6	17.7	17.7	17.7
3200	15.7	16.3	16.7	16.9	17.1	17.2	17.2	17.2
6400	15.1	15.6	15.9	16.1	16.2	16.3	16.3	16.4

Table 1-11 Noise Free Bits

AV+=5V DV+=5V VREF+=2.5V 三階濾波器條件下測得條件條件下測試

數據碼率 ( Hz )	雜訊(nV)@PGA(倍)							
	128	64	32	16	8	4	2	1
6.25	18	18.8	19.4	19.9	20.1	20.3	20.4	20.5
12.5	17.5	18.3	18.9	19.4	19.6	19.8	19.9	20
25	17	17.8	18.4	18.9	19.1	19.3	19.4	19.5
50	16.5	17.3	17.9	18.4	18.6	18.8	18.9	19
100	16	16.8	17.4	17.9	18.1	18.3	18.4	18.5
200	15.4	16.1	16.6	17	17.2	17.3	17.4	17.4
400	14.9	15.6	16.1	16.5	16.7	16.8	16.9	16.9
800	14.4	15.1	15.6	16	16.2	16.3	16.4	16.4
1600	13.7	14.3	14.7	14.9	15.1	15.2	15.2	15.2
3200	13.2	13.8	14.2	14.4	14.6	14.7	14.7	14.7
6400	12.6	13.1	13.4	13.6	13.7	13.8	13.8	13.9

## 1.5.3. 低功耗工作模式ADC 雜訊和有效位元

**Table 1-12 等效輸入 RMS RMS 雜訊(nV)**

AV+=5V DV+=5V VREF+=2.5V 三階濾波器條件下測得條件條件下測試

數據碼率 ( Hz )	雜訊(nV)@PGA(倍)							
	128	64	32	16	8	4	2	1
6.25	31	37	48	70	114	203	381	711
12.5	44	52	67	99	162	287	539	1005
25	62	73	95	140	229	406	762	1421
50	88	103	135	198	323	575	1077	2010
100	124	146	191	279	457	812	1523	2843
200	191	238	332	521	898	1652	3159	6030
400	270	337	470	737	1270	2336	4468	8528
800	382	476	665	1042	1796	3303	6318	12060
1600	620	834	1260	2113	3818	7229	14052	27289
3200	878	1179	1782	2988	5400	10224	19872	38592
6400	1369	1923	3032	5249	9683	18552	36290	70951

**Table 1-13 ENOB**

AV+=5V DV+=5V VREF+=2.5V 三階濾波器條件下測得條件條件下測試

數據碼率 ( Hz )	雜訊(nV)@PGA(倍)							
	128	64	32	16	8	4	2	1
6.25	20.3	21	21.6	22.1	22.4	22.6	22.6	22.7
12.5	19.8	20.5	21.1	21.6	21.9	22.1	22.1	22.2
25	19.3	20	20.6	21.1	21.4	21.6	21.6	21.7
50	18.8	19.5	20.1	20.6	20.9	21.1	21.1	21.2
100	18.3	19	19.6	20.1	20.4	20.6	20.6	20.7
200	17.6	18.3	18.8	19.2	19.4	19.5	19.6	19.7
400	17.1	17.8	18.3	18.7	18.9	19	19.1	19.2
800	16.6	17.3	17.8	18.2	18.4	18.5	18.6	18.7
1600	15.9	16.5	16.9	17.2	17.3	17.4	17.4	17.5
3200	15.4	16	16.4	16.7	16.8	16.9	16.9	17
6400	14.8	15.3	15.7	15.9	16	16	16.1	16.1

**Table 1-14 Noise Free Bits**

AV+=5V DV+=5V VREF+=2.5V 三階濾波器條件下測得條件條件下測試

數據碼率 ( Hz )	雜訊(nV)@PGA(倍)							
	128	64	32	16	8	4	2	1
6.25	17.8	18.5	19.1	19.6	19.9	20.1	20.1	20.2
12.5	17.3	18	18.6	19.1	19.4	19.6	19.6	19.7
25	16.8	17.5	18.1	18.6	18.9	19.1	19.1	19.2
50	16.3	17	17.6	18.1	18.4	18.6	18.6	18.7
100	15.8	16.5	17.1	17.6	17.9	18.1	18.1	18.2
200	15.1	15.8	16.3	16.7	16.9	17	17.1	17.2
400	14.6	15.3	15.8	16.2	16.4	16.5	16.6	16.7
800	14.1	14.8	15.3	15.7	15.9	16	16.1	16.2
1600	13.4	14	14.4	14.7	14.8	14.9	14.9	15
3200	12.9	13.5	13.9	14.2	14.3	14.4	14.4	14.5
6400	12.3	12.8	13.2	13.4	13.5	13.5	13.6	13.6

## 2 晶片引腳

### 2.1 引腳定義

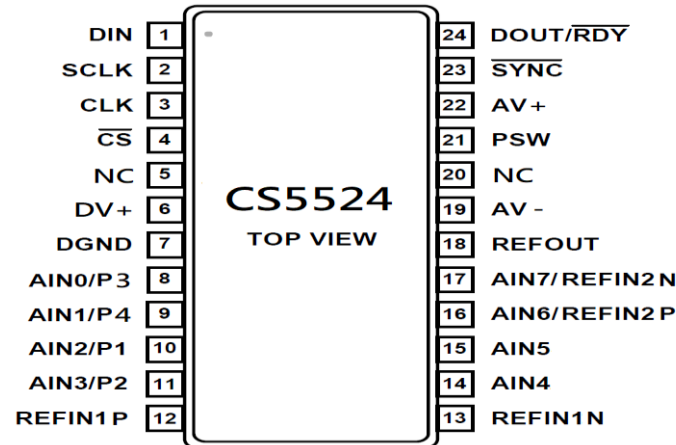
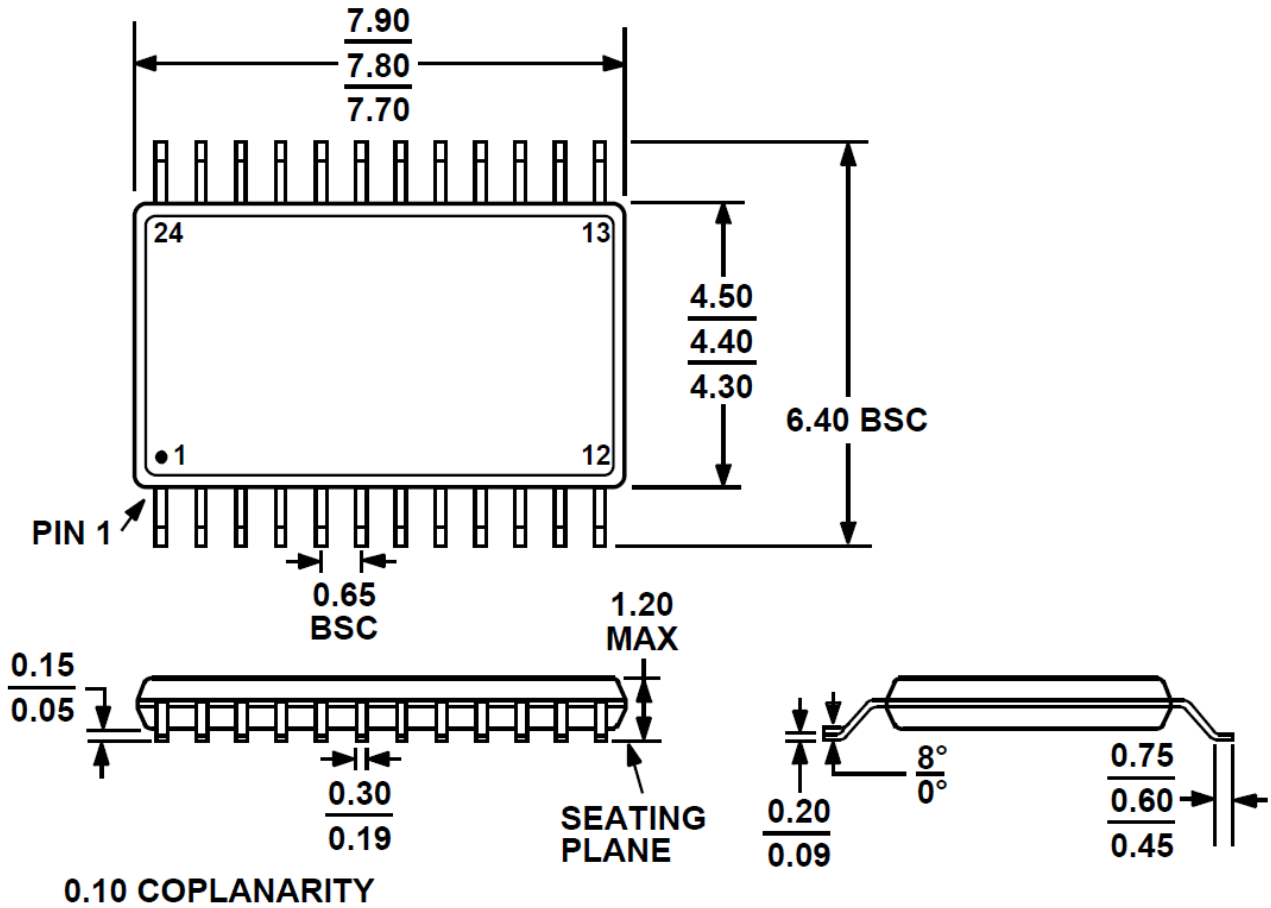


Table 2-1

序號	引腳名稱	輸入/輸出	說明
Pin Number	名稱	類型	描述
1	DIN	輸入	SPI 資料登錄，建議片外接 47K Ohm 上拉至電源的電阻
2	SCLK	輸入	SPI 時鐘輸入，建議片外接 47K Ohm 下拉至電源的電阻
3	CLK	輸入/輸出	外部輸入的 2.4576MHz 精確時鐘 / 使用內部 2.4576M RC 時鐘時，此引腳有兩種處理方式： 1 接地 2 配置 CKSRSEL<1:0>="01"，將內部 RC 時鐘從 CLK 引腳送出，可用於測量或為其他晶片提供時鐘
4	CS	輸入	SPI 片選輸入，低電平有效
5	NC	NC	空引腳，接地處理
6	VD+	電源	數字電源，DV+和 DGND 之間接一個大於 0.1uF 的瓷片電容
7	DGND	地	數字地
8	AIN0/P3	輸入/輸出	AIN0 為 ADC 輸入信號通道 0，P3 為輸出控制信號，由寄存器 GPIOx_EN 和 GPIOx_DAT 控制
9	AIN1/P4	輸入/輸出	AIN1 為 ADC 輸入信號通道 1，P4 為輸出控制信號，由寄存器 GPIOx_EN 和 GPIOx_DAT 控制
10	AIN2/P1	輸入/輸出	AIN2 為 ADC 輸入信號通道 2，P1 為輸出控制信號，由寄存器 GPIOx_EN 和 GPIOx_DAT 控制
11	AIN3/P2	輸入/輸出	AIN3 為 ADC 輸入信號通道 3，P2 為輸出控制信號，由寄存器 GPIOx_EN 和 GPIOx_DAT 控制
12	REFIN1 P	輸入/輸出	基準電壓源正輸入端，REFIN1 P 和 REFIN1 N 之間接一個大於等於 1uF 的瓷片電容
13	REFIN1 N	輸入/輸出	基準電壓源負輸入端，一般情況接 AV-
14	AIN4	輸入/輸出	AIN4 為 ADC 輸入信號通道 4
15	AIN5	輸入/輸出	AIN5 為 ADC 輸入信號通道 5
16	AIN6/REFIN2 P	輸入/輸出	AIN6 為 ADC 輸入信號通道 6 REFIN2 P 為另一組輸入基準電壓源正輸入端，ADC 基準源的選擇由寄存器 REFSEL<1:0>決定
17	AIN7/REFIN2 N	輸入/輸出	AIN7 為 ADC 輸入信號通道 7 REFIN2 N 為另一組輸入基準電壓源負輸入端，ADC 基準源的選擇由寄存器 REFSEL<1:0>決定
18	REFOUT	輸出	晶片內部基準源輸出，需接一個大於等於 1uF 的瓷片電容
19	AV-	地	模擬地
20	NC	NC	空引腳，接地處理
21	PSW	輸入/輸出	接地開關，開關阻抗 3 歐姆，通過設置寄存器的 SWT_SIG 寄存器打開
22	AV+	電源	模擬電源，AV+ 和 AV- 之間接一個大於等於 1uF 的瓷片電容
23	SYNC	輸入	ADC 同步信號輸入，為 '0' 時，晶片內部不開啟工作，為 '1' 後啟動，用於同步多顆晶片之間的轉換時序
24	DOUT/RDY	輸出	SPI 資料輸出，片外需要接≥100KOhm 上拉至電源的電阻，建議在資料率較低的工作條件下（如小於 800Hz），DOUT 上的上拉電阻用 1M Ohm

## 9. PACKAGING 封裝



COMPLIANT TO JEDEC STANDARDS MO-153-AD  
 24-Lead Thin Shrink Small Outline Package [TSSOP]  
 (RU-24)

*Dimensions shown in millimeters*